



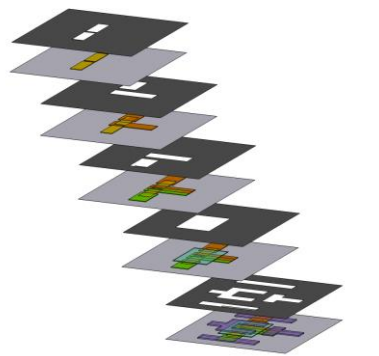
環境にやさしいガラス上高性能半導体デバイス形成

総合理工学部 教授 葉 文昌

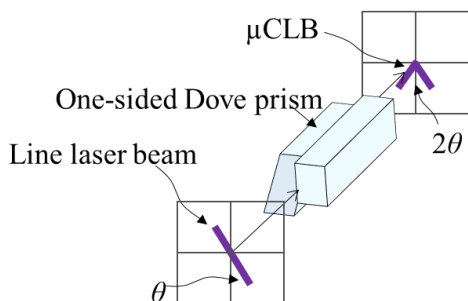
半導体デバイスを作製する際に、半導体と絶縁体薄膜は、ほとんどは有害ガスを原料に使った気相堆積法で堆積される。それをフォトリソグラフィ技術で膜毎に加工してデバイスを形成していく。フォトリソグラフィ技術はサブストラクト製法で、彫刻と同じく不要な部分を後から除去するので無駄が多い。またレジスト、有機溶剤、エッチング酸液を使うので、人体や環境への負担も大きい。葉研究室では20年以上、Arガスしか使わないスパッタ法による半導体/絶縁体薄膜の開発に取り組んできた。また膜の加工も塑像と同じく必要な部分だけを形成するメタルマスク法というアディティブ製法を開発してきた。これに独自の μ CLS法によるガラス上単結晶帯成長技術を組み合わせることで、世界トップレベルの低温単結晶Siトランジスタを実現した。これは間違いなく世界で一番クリーンに作られた高性能トランジスタである。

メタルマスク μ poly-Si CMOS

W. Yeh et. al., J. SID, 22, 364 (2014)

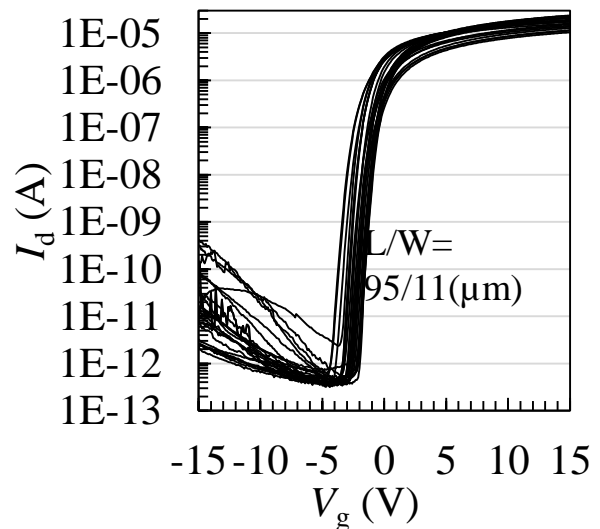


μ CLB by one-sided Dove prism



単結晶帯上23個TFTの伝達特性 (GIに低温スパッタSiO₂)

W. Yeh et al, JJAP. 59 071008 (2020)



μ_n (cm ² / Vs)	ss (mV / dec)	V_{th} (V)
339 ± 116 (34%)	255 ± 24 (9%)	-0.75 ± 0.59